

光インターコネクション技術動向 —「京速計算機システム」への適用を目指して—

科学技術の発展を目的としたスーパーコンピュータの開発は、日米とも技術的な優位性を確保すべく激しい競争が繰り広げられている。我が国は、2010 年度に 10P（ペタ）FLOPS 超級の演算能力を持つ、次世代スーパーコンピュータ「京速計算機システム」の実現を目指している。

しかし、従来の電気配線方式で次世代スーパーコンピュータを実現しようとする、膨大な物量が必要となるほか、伝送速度にも限界があり、ハード的に実現の困難が予想される。この問題を解決する技術の最有力候補として期待が高まっているのが、光インターコネクションである。光インターコネクションとは、チップ内、チップ間、ボード間、装置間等の近距離の相互接続に光通信を用いる技術である。光通信の利点を生かすことで、物量および伝送速度の問題の多くは解決される可能性がある。

我が国では、「京速計算機システム」のプロジェクトに先立ち要素技術開発を先行すべく、2005 年から 3 年間の光インターコネクションに関するプロジェクトを開始し、次世代スーパーコンピュータにおいて伝送のボトルネックとなると考えられているノード間ネットワーク、及び、CPU-メモリ間に、この技術を適用することを目指している。しかし、米国では、既に 2003 年から政府主導で光インターコネクション技術の研究開発に着手しており、日本はデバイス開発の面では先行されている状況にある。

地球シミュレータの例を見てもわかるように、これまで我が国は、単発的にスーパーコンピュータの開発を行ってきた。単発のプロジェクトでは、要素技術開発にも継続性が望めない。ロードマップに基づいた長期的戦略は極めて重要である。これをスーパーコンピュータのロードマップだけに留めるのではなく、今後高速化が切迫してくると思われる超大容量ルーターのロードマップとも合致させ、配線技術全般に光技術が取り入れられていく大きな流れを示す戦略的ロードマップとして展望すべきであろう。

過去のスーパーコンピュータの性能が、既に民生品レベルになっていることからわかるように、民生品の PC においても、電気配線方式が問題になるのはもはや時間の問題である。近い将来、光インターコネクション技術と CPU は切り離せない状況が来る。これからの開発競争を通じて、市場勢力が変化する契機となるかもしれない。チップ内あるいはチップ間のインターコネクションは、高い技術力が必要であり、長期的に優位性を保つことができる要素技術である。光インターコネクションの技術力向上は、次世代 CPU、それを取り巻く周辺メモリ等の覇権争いの布石となりうる。

光インターコネクションの技術開発は、まだ始まったばかりである。戦略的ロードマップにしたがって、当分野へ投資すべき好機であろう。

光インターコネクション技術動向

—「京速計算機システム」への適用を目指して—

竹内 寛爾

情報・通信ユニット

1 はじめに

我が国は、2010年度に10P（ペタ）FLOPS^①超級の演算能力を持つ「京^②速計算機システム」の実現を目指した大型プロジェクトを計画している（注^①）。スーパーコンピュータ開発の真の目的は、単なるスピード競争ではなく、他の科学技術分野への貢献、さらには産業界への波及効果にある。次世代スーパーコンピュータが実現したとき、医療、ライフサイエンス、自動車、ナノテクノロジー・材料等、多くの分野に革命的な影響力をもたらすことが予想される。例えば、遺伝子から全身の血流に至るまでのシミュレーション、車全体の衝突シミュレーション、高精度メッシュによる地球全体シミュレーション等が実現できると考えられている。シミュレーション時間の短縮はもちろん、これまで不可能だった対象物全体のシミュレーションがきめ細かに行えるようになり、解を得るまでの時間(Time to Solution)の短縮とシミュレーション結果の両者が、国際競争力の優位性につながる。スーパーコンピュータの開発は、今後期待される技術進展の鍵を握るともいえる重要な開発プロジェクトのひとつと言えるだろう。

米国エネルギー省が2003年に提示した大型施設研究開発の展望によると、同国は今後20年間で優先すべき技術開発のなかで、

「UltraScale Scientific Computing Capability（超高性能コンピュータの開発）」の優先順位を第2位に位置づけた^①。さらに、情報技術研究開発（NITRD）の2003年度予算18.8億ドルの4割以上を高性能コンピューティング（HEC）に重点配分するなど、米国は国家戦略プロジェクトとしての位置づけを強めている^②。2004年には日本のスーパーコンピュータである「地球シミュレータ」が、LINPACK ベンチマーク^③という限定された性能測定にしろ、米国IBM社製BlueGeneに世界最速の座を奪われた。このような背景において、次世代スーパーコンピュータ実現のための大型プロジェクトが開始されるわけである。

次世代スーパーコンピュータの実現において、解決しなければならない課題は数多く存在する。例

えば、システムアーキテクチャや、そのシステムに適したソフトウェアの開発といったコンピュータ開発時にはつきものの課題がある。ハード的には、次世代スーパーコンピュータの要求特性は従来の電気配線方式では物量の面、伝送速度の面から実現不可能な領域に到達しようとしている。このため、スーパーコンピュータの配線問題を解決する最有力候補として、光インターコネクションへの期待が高まっている。

本稿では、スーパーコンピュータ、グリッドコンピューティング、クラスタサーバー、超大容量ルーター等を包含した超高速計算機の中で、とりわけ次世代スーパーコンピュータの取り組みを中心に、光インターコネクション技術動向について述べ、日本のとるべき方向性について考察する。

（注1）「最先端・高性能汎用スーパーコンピュータの開発利用」。2006年度より7年間で総額1,154億円（予定）の大規模研究開発プロジェクト。

■ 用語説明 ■

① P（ペタ）FLOPS

P（ペタ）は 10^{15} の接頭辞。PFLOPSは1秒間に 10^{15} 回の浮動小数演算を意味する。

② 京（けい）

1兆の1万倍（ 10^{16} ）を意味する単位で、1京回の浮動小数演算を学術的に記述すると10PFLOPSとなる。

③ LINPACK (LINEar equations software PACKage) ベンチマーク

主に浮動小数点演算のための連立一次方程式の解法プログラムで、世界で最も用いられている計算機性能測定テスト。

2 電気配線方式の限界

2 - 1

物量における限界

図表1はスーパーコンピュータの構成を模式的に示したものである。スーパーコンピュータは主としてCPU（中央演算処理装置）とメモリ（記憶装置）からなるノード^④を単位に、並列処理を行うため複数のノードで構成される。並列処理にともなうノード間のデータ通信は一般的にスイッチにて通信相手の制御が実現され、このスイッチを含めた構成をノード間ネットワークと呼ぶ。ハードの観点からは、CPU（図表1の③）、CPU-メモリ間（図表1の②）、ノ

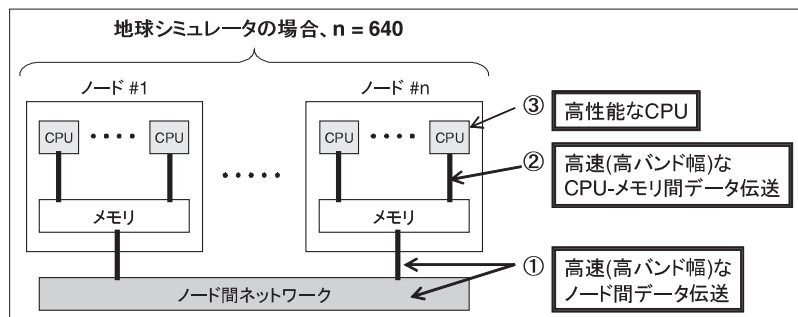
ード間（図表1の①）のデータ転送を、それぞれ高速化することがシステム全体の高速化につながる。

近年の動きに注目すると、2002年に我が国の地球シミュレータがLINPACKベンチマークで35TFLOPSを記録したが、2004年には米国IBM社のBlueGeneが137TFLOPS、さらに2005年11月には同じくBlueGeneが280TFLOPSに記録を更新し、現在トップの座を維持している。我が国では、2010年頃に「京速計算機システム」の実現によって再び世界最速を目指す計画となっている。このように、スーパーコンピュータ開発は日米の熾烈な開発競争の歴史である（注2）（図表2）。

これまでの開発競争は、ムーアの法則に従って処理能力が飛躍的に向上したCPUの存在と、メモリ容量の増大および並列化によって支えられてきた。しかし、10PFLOPS超を目指す次世代機では、従来のアプローチだけでは到達し得ない速度領域に突入する見込みだ。

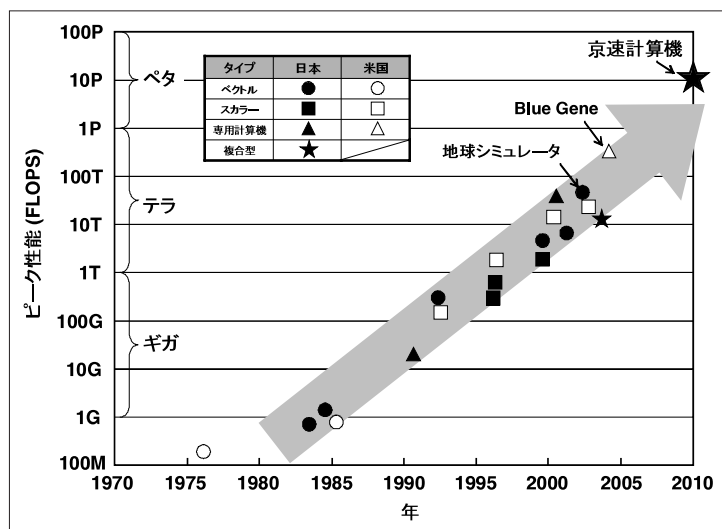
（株）富士通研究所の試算によれば、ピーク性能3PFLOPSのスーパーコンピュータを同社の現行製品技術にて実現しようとする、ノード間の電気ケーブル（同軸ケーブル）が20,000km、空調を含めた消費電力は30MW、設置面積が8,500m²にも達するという。これは、ノード間の電気ケーブルの距離だけで地球半周に相当し、電力消費量は小さな発電所が必要な規模となる（図表3）。実際に目指す「京速計算機システム」の性能は10PFLOPS超であり、本試算よりもさらに大きな障壁となるのは間違いない。このように、次

図表1 スーパーコンピュータの基本構成例（模式図）



参考資料³⁾を基に科学技術動向研究センターにて作成

図表2 日米スーパーコンピュータ開発競争の歴史



参考資料⁵⁾を基に科学技術動向研究センターにて作成

用語説明

④ノード

CPUとメモリを含むシステムの構成要素。ノード単独で1つのコンピュータシステムとみなせる。大規模スーパーコンピュータでは1つのプログラムを複数のノードで分担して並列処理し、高速化を図っている。

（注2）現在、欧州はスーパーコンピュータの独自技術開発を行っていない。欧州はむしろ利用技術の推進に特化しているといえる。最近の動向としては、2005年12月に仏Bull社のスーパーコンピュータについて報道がある。詳細は参考文献4を参照されたい。

世代スーパーコンピュータを従来の電気配線方式のみによって実現することは、物量面の観点から極めて困難であると言わざるを得ない。

2 - 2

データ伝送における限界

図表 1 に示したように、高速化のポイントは CPU の性能、CPU - メモリ間の伝送帯域、ノード間の伝送帯域の向上となる。CPU 単体の高速化は言うまでもないが、「京速計算機システム」クラスの演算能力を実現するにはシステム上、CPU へのデータ供給のための伝送を如何に高速に行うかが性能を決める大きな要因となる。

「京速計算機システム」が登場する 2010 年頃には、CPU - メモリ間およびノード間のチャンネルあたりの伝送速度もより一層高速化が必要とされる。ところが、従来の電気配線方式では、高周波数に対して電気抵抗が増加する。さらに、プリント基板やケーブル材料に起因する信号減衰から、信号の高周波成分が劣化するという根本的な問題が生じる。つまり、伝送速度を上昇させようとすると伝送距離を短くせざるを得ないという制約がある。伝送距離の制約はボード設計、システム設計にも大きな制約を与える。

電気配線方式のままトータルの伝送容量を向上させるには、並列

図表 3 現行技術のみを用いたペタフロップス級スーパーコンピュータと地球シミュレータとの物量比較（推定値）

		ペタフロップス級 スーパーコンピュータ (ピーク性能 3PFLOPS と仮定)	(参考) 地球シミュレータ (ピーク性能 40TFLOPS)
クロスバースイッチ		600 台	130 台
ノード間接続に 使用する 電気ケーブル	本数	270,000 本	83,200 本
	総延長	20,000km (地球規模)	2,400km (日本列島規模)
	重量	450ton	140ton
消費電力 (含空調)		30MW (小さな発電所規模)	5.5MW (変電所規模)
設置面積		8,500m ²	3,590m ²

参考資料^{6, 7)} を基に科学技術動向研究センターにて作成

チャンネル数を増加するか、多値化によってチャンネルあたりの伝送容量を増加させる、といった手法が考えられる。しかし、並列チャンネル数の増大は LSI パッケージのピン数が増大すると同時に、データの到着時間にばらつきが生じる可能性が増す、いわゆるスキュー問題が顕在化する。このような問題に対処すべく、スキュー調整回路、あるいは多値化用の符号回路の追加や、長距離伝送するために、周波数の高域成分を予め強調するプリエンファシス技術、受信時に周波数成分を調整するイコライズ技術など様々な技術改良の導入が試みられている。しかしながら、これらの手法は LSI の回路規模を著しく増大させ、消費電力増大を招く結果となる。さらに、この他にも特殊な基板材料が必要になり、基板層数が増大し、スルーホール等基板設計の最適化も必要になるなど、基板設計の負荷が著しく増加する。このような

問題から電気配線方式は、チャンネルあたり 10Gbps (ビット/秒) を超えることが難しいと考えられている³⁾。

地球シミュレータの場合でさえ、1 ノード内の CPU - メモリ間の総信号本数は約 20,000 本であったが、地球シミュレータよりも 2 桁以上高速になる次世代機を考えると、CPU の大幅な並列化は避けられない。したがって、その実現は電気配線方式のみでは規模的にも実装的にも困難を極めると考えられる。

高性能サーバーや超大容量ルーター等でも同様に、装置間、ボード間に相当するデータ伝送がボトルネックとなり問題視されつつある。今後、装置内外のデータ量はさらに増大の一途をたどることは明らかであり、来るべき配線ボトルネック問題に対応すべく、電気配線方式に代わる新たな伝送方式の検討が急務である。

3 光インターコネクションとは

3 - 1

光インターコネクションの定義

このような電気配線方式の問題を解決する最有力候補が、光イン

ターコネクションである。光を用いたコネクション (接続) という意味では、光ファイバ通信という形で既に 20 年以上にわたって実用化され、都市間や大陸間といった長距離伝送に主として用いられてきた。しかし、電気配線方

式が問題視されつつあり、これまでニーズが薄かった近距離間の光通信による接続が求められるようになってきた。

「光インターコネクション」は、単に「光配線」や「光インターコネクト」とも呼ばれ、その語意は

「光通信を用いた相互接続」というような広い意味で解釈されることもある。したがって、本稿においては超高速計算機への適用に注目し、長距離接続とは区別してチップ内から装置間までの数十m以下の距離の接続を「光インターコネクション」と定義し、議論の対象とする（図表4）。

3-2

光インターコネクションの特徴

光インターコネクションは電気配線方式と比較して、次のような特徴を有する。

①伝送距離と関係なく高速伝送が可能

光は周波数に依存した減衰、抵抗が極めて小さいため、電気配線方式に比べ高速かつ長距離伝送が可能。

②高密度な多重化および自由度の高い実装が可能

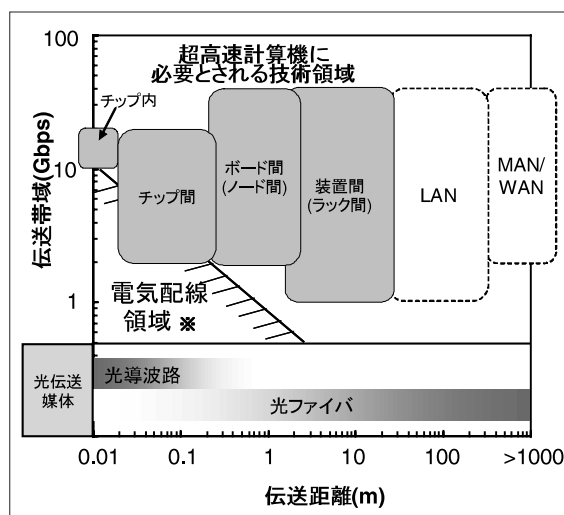
無誘導性のため不要輻射がなく、また非干渉性であるため光学的クロストークがない（注3）。したがって、空間を利用した三次元実装ができるうえ、同一チャンネル上に複数の波長を多重化する波長多重（WDM）技術の適用が可能。すなわち、入力波長数に応じた飛躍的な伝送帯域の増大が可能。

③物量の削減が可能

上記①、②の特徴から、チャンネルあたりの伝送速度を高速にでき、波長多重技術も適用できるため、伝送チャンネル数の削減、さ

（注3）ただし、光導波路も数十μmまで近接させると光クロストークが問題となる。

図表4 伝送距離と伝送帯域の関係（概念図）



LAN : Local Area Network
MAN : Metropolitan Area Network
WAN : Wide Area Network

光の伝送帯域は単位チャンネル、一波長当たりとして表記
※単線または伝送ペア線当たり

科学技術動向研究センターにて作成

らにはシールド線不要による媒体断面積の削減、配線重量の削減が見込める。すなわち物量の削減が可能となる。

このように、光インターコネクションは伝送帯域を大幅に増加させるとともに物量を削減することができる。

一般的には、伝送距離が短くなるにつれてチャンネル数が増加する傾向があり、それを構成する伝送媒体は基本的には伝送距離に応じて使い分けられる。およそ10cm以下であれば光導波路、それ以上では光ファイバ（単芯またはリボンファイバ）が用いられることが多い。

光インターコネクションを実現するための主な開発要素は、発光デバイスとしてアレイ実装が可能なVCSEL（Vertical - Cavity Surface - Emitting Laser：面発光レーザ）、受光用フォトダイオード、光導波路および送受信回路の各デバイス・材料開発と、高密度実装

設計、熱設計、電気 - 光ハイブリッド設計手法等が挙げられる。

3-3

これまでの取り組み

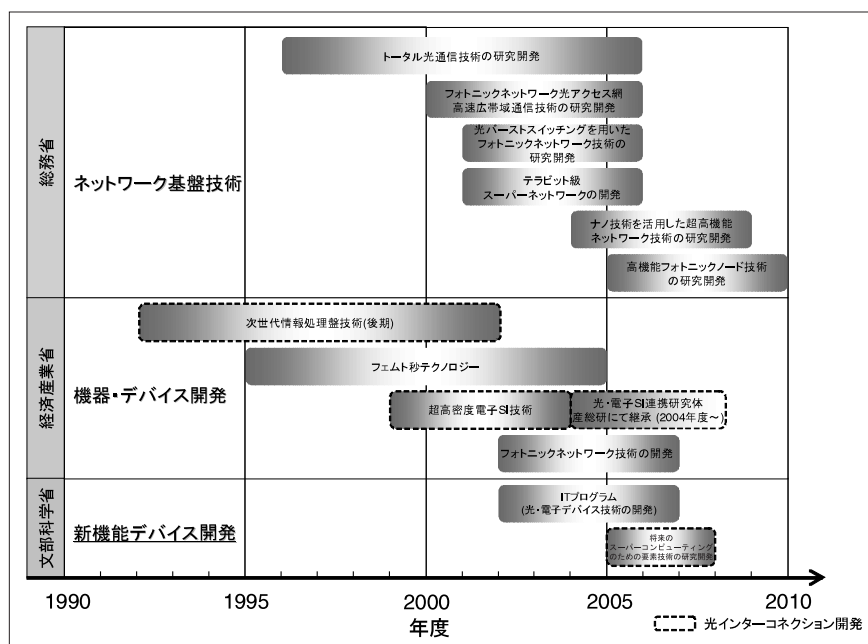
これまで日本は、光通信分野の黎明期から半導体レーザの室温連続発振、光ファイバの実用化等、現在に至るまで光通信分野で世界的に大きな役割を果たしてきた。1990年代から2000年にかけては、米国の活況に追従するように、日本企業は長距離・大容量伝送への光通信システムの実用化を目指し、伝送媒体、発光／受光デバイスといった要素技術開発から装置に至るまで多額の投資を行ってきたことは記憶に新しい。

図表5は過去10年間に政府が推進した光通信関連のプロジェクトの一覧を示している。企業の動きに連動して、現総務省のトータル光通信技術の研究開発、現経済産業省のフェムト秒テクノロジーは長距離・大容量伝送への光通

信システムを目指した開発であった。唯一、リアルコンピューティングワールドを目指した次世代情報基盤技術のごく一部で、光インターコネクションの要素技術開発がいくつか取り組まれた程度であった。

このように数々のプロジェクトによって光通信技術の研究開発が取り組まれてきたが、次世代スーパーコンピュータや超大容量ルーターのような装置の内部通信に必要なテクノロジーとして期待が高まったことを契機に、メトロ系、アクセス系からなる光通信に加えて光インターコネクション技術にも研究開発の重きが置かれ始めようとしている。

図表5 日本政府が推進する光通信関連プロジェクト一覧



参考資料⁸⁾を基に科学技術動向研究センターにて作成

4 超高速計算機に向けた光インターコネクション技術の動向

4 - 1

日本の研究開発

(1) 将来スーパーコンピュータ実現のための要素技術開発

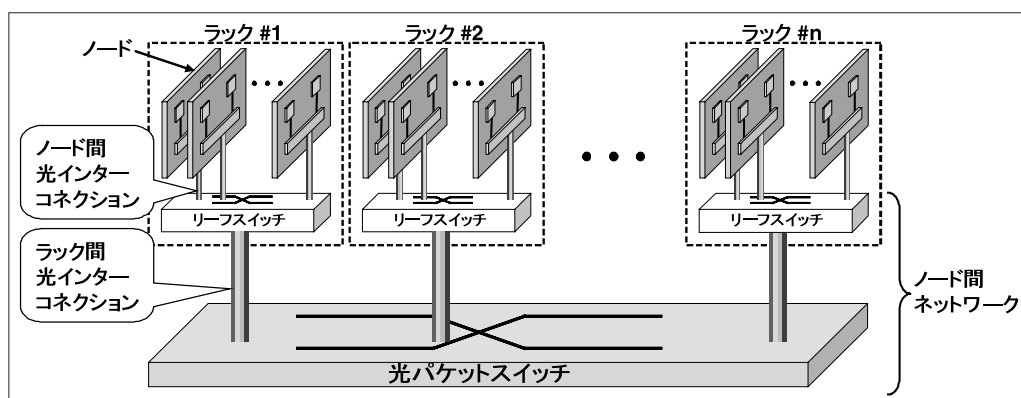
我が国は2010年度に10PFLOPS超級の演算能力を持つ「京速計算機システム」の実現を目指したプロジェクトを計画している。2005年5月、「将来のスーパーコンピューティングのための要素技術の研究開発」を開発領域として、そ

のうち光インターコネクション関連で次の2件が選定された⁹⁾。期間は2007年までの3年間である。いずれのテーマも「京速計算機システム」の実現を念頭に置いた要素技術開発であり、企業と大学が共同で開発を行う体制となっている。

①ノード間ネットワークへの適用
九州大学と富士通㈱はノード同士の伝送ボトルネックを解消するため、ノード間の光インターコネ

クションを計画している。まずはノードとリーフスイッチ間を光化することにより、高速通信を可能とする(図表6)。各基板のインターフェース仕様・設計から、小型・高速化を両立した光モジュールの開発まで総合的な開発を行う。このノードとリーフスイッチ間の光化によって、図表3で示したように20,000km以上にもなる見積もられていた電気ケーブルの物量が1/10以下になるという。さらに本テーマでは、ラック間

図表6 ノード間ネットワーク光インターコネクションの構成例



参考資料⁶⁾を基に科学技術動向研究センターにて作成

の光インターコネクションも開発対象となっている（図表6）。これら二つを合わせて、図表1の①で示したノード間およびノード間ネットワークの高速化を図る。本方式のポイントは、現行の電気クロスバースイッチを光で置換した光パケットスイッチの導入にある。その要素技術として、ナノ秒オーダーのスイッチング速度を有する半導体光スイッチを新規に開発する。光パケットスイッチ導入の効果として光のまま信号をスイッチングできるため、波長多重技術の適用によるケーブル本数の削減はもとより、一括スイッチによるスイッチ数削減、光・電気または電気・光変換モジュールが不要となり、物量面の大幅削減、消費電力の削減が期待できる。

② CPU・メモリ間への適用

CPU性能の向上速度に比較して、CPU・メモリ間のデータ伝送性能の向上速度は遅く、将来的に計算機全体の実効性能がCPU・メモリ間で制限される懸念がある。

日本電気㈱と東京工業大学は、実現すれば世界初となるCPU・メモリ間の光インターコネクション技術に取り組んでいる。これは図表1に示した②の高速化を図るための技術である。開発目標はCPUあたり20Tbps以上の信号伝送能力を持つ光伝送技術の開発である。

日本電気㈱の試算によれば、2010年頃にはCPUあたりの処理速度が100GFLOPS以上に達する（図表7）。これに対し、地球シミュレータと同様、信号線あたり0.5Gbpsと仮定し、単純に並列数を増加した場合、CPUあたりの信号数は25,000本にも達することになり実現は困難を極める。加えて前述のセキュア問題も考慮すると、信号線あたりの伝送速度を向上させ、信号線自体の本数を削減することが望ましい。このような考えに基づき、地球シミュレータと比較して、CPU・メモリ間の伝送速度は40倍以上となる20Gbps超とし、さらにCPUあたりの信号数は半分の1,000信号の光伝送

とすることで目標の20Tbpsを実現する計画となっている。

技術的には図表8に示すように、通常のLSIが実装される同一基板上に実装可能な高密度光モジュールを作製し、現行技術ではおよそ畳サイズにもなるモジュールを数cm角に収めるよう目指す。その要素技術開発として、同グループは20Gbps超の高速光素子、高密度実装に関する研究に加え、従来のLSI技術と光技術を融合すべく、光・電気統合設計に関する研究を行い、上記目標を実現する予定としている。

(2) 超大容量ルーターへの適用

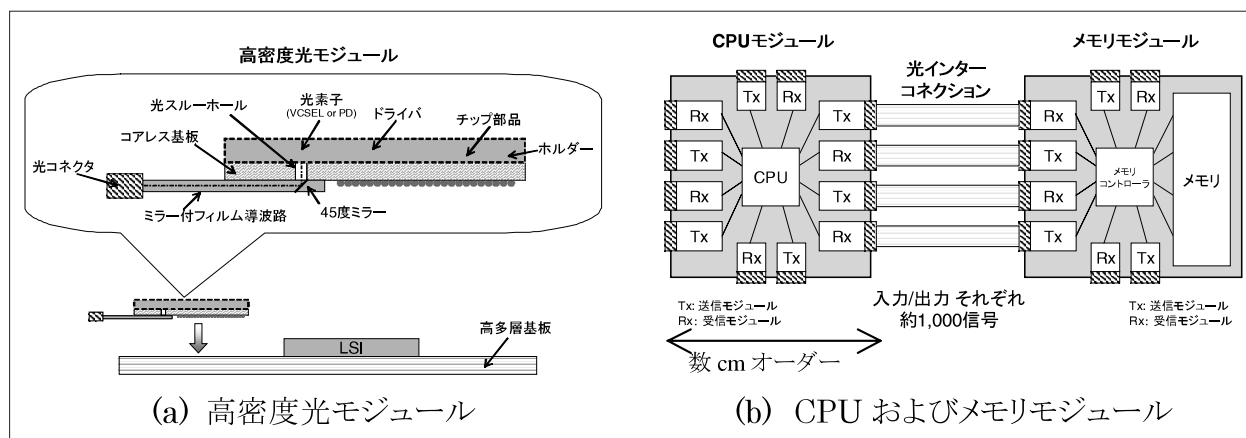
インターネット上のデータは、従来のテキストデータ、音声データに加え、映像データの普及が予想されている。その結果、スイッチ容量は年率約2倍の勢いで増大していく見込みとなっている¹⁰⁾。ルーターはそのボトルネックとなるといわれており、電気配線方式の限界が間近に迫っている分野のひとつである。

図表7 次世代機と地球シミュレータのCPU・メモリ間伝送の推定仕様比較

		次世代スーパーコンピュータ (2010年頃の推定)	地球シミュレータ (ピーク性能40TFLOPS)	地球シミュレータ比
CPUあたりの処理速度		>100GFLOPS	8GFLOPS	>10倍
CPU・メモリ間伝送	信号線あたりの速度	>20Gbps	0.5Gbps	>40倍
	CPUあたりの信号数	1,000信号(光)	2,000信号	1/2

参考資料³⁾を基に科学技術動向研究センターにて作成

図表8 CPU・メモリ間光インターコネクションの構成図



参考資料³⁾を基に科学技術動向研究センターにて作成

（株）日立製作所は、スイッチファブリック当りの伝送容量が 2Tbps を超える超大容量ルーターでは、電気配線方式のままでは LSI の消費電力増大、ピン数増大によるコスト高になるだろうとの見通しを示し¹⁰⁾、ルーターの装置内あるいは装置間の光インターコネクションを開発中である。まずは入出力ピンを削減するために、電気スイッチを中心にバックプレーンを構成する形になると考えられる。

しかし、本質的にはノード間ネットワーク同様、電気スイッチを光パケットスイッチに置き換えた光ルーターの構成が望ましい。光ルーターは、経済産業省の「フォトリックネットワーク技術の開発」や、総務省で推進しているフォトリックネットワークのプロジェクトでも研究が進められており、ノード間ネットワーク光技術開発の成果、あるいは光ルーター開発の成果が相互に活用されることが期待される。

(3)さらに高速化を目指す

チップ内技術

さらに処理能力が増大すると、光化はノード間からチップ間へ、

⑤プラズモン

金属などの導電体表面の電子の集団振動のことで、光などの電磁波と結合して光の伝播を制御する効果を持つ。

そしてチップ内へと移行すると考えられる。これは図表 1 に示す③の高速化するための技術の一つである。将来的なチップ内ボトルネックに対応すべく、チップ内光インターコネクションの要素技術開発も行われている。近年、特にシリコンフォトリックと呼ばれるシリコン電子デバイスと光集積回路の融合に関する研究が注目されている。

2005 年 2 月に日本電気(株)は、その受光デバイスとなるシリコン(Si)製のフォトダイオードを開発したと発表した¹¹⁾。従来、シリコンは化合物半導体に比べキャリア移動度が低い、受光感度が低い等の問題があり高速応答することが困難であったため数 GHz の動作周波数にとどまっていた。そのため、長距離通信で用いられてきた受発光デバイスは高速化の要請から化合物半導体が用いられてきた。これに対し同社は受光デバイスとして、シリコンの表面プラズモン^⑤

共鳴機構に着目し 20GHz を実現し、さらに 12 月には 50GHz を達成している¹²⁾。この技術を用いると、受光面積をさらに縮小化することで原理的には 100GHz 以上も可能との報告がされている。同技術の応用範囲はチップ内配線の技術にとどまらないが、チップ内光インターコネクション実現に向け新たな可能性を示したといえる。

その他、チップ内で高密度に集積し高速かつ低損失に光を送送するために、シリコンをエッチングにより導波路として使用するシリコン細線導波路 (Photonic Wire) の研究も報告¹³⁾されている。この細線導波路技術は、光変調器、フィルタ等にも応用ができることからシリコン上の高集積化技術として今後の開発動向が注目される。

4 - 2

米国の研究開発

(1)国家プロジェクトの動向

米国政府は伝送距離に関わらず光通信関連技術に対し積極的に推進しているように見える。図表 9 に米国国防総省国防高等研究計画局 (DARPA) が推進する光関連技術プロジェクトの一覧を示す。プロジェクトの応用範囲が多岐にわたっていることからわかるように、光技術の多面的な開発推進体制が整っていることが窺える。

光インターコネクションに限定すると、DARPA より “Chip to Chip Optical Interconnects (C2OI)” プロジェクトが 2003 年より 4 年計画で進行している。これは文字通りチップ間のインターコネクションを目指したものである。図表 10 の C2OI の構成メンバーから

図表 9 DARPA の光関連技術プロジェクト一覧

プロジェクト名	期間	研究費	概要
Analog Optical Signal Processing	2002 - 2005 年	3,700 万ドル	光アナログ信号処理技術による、RF システムの性能向上を目標。
Chip to Chip Optical Interconnects	2003 - 2007 年	4,500 万ドル	チップ間の光接続技術。プロセス間の高速接続を目標。
Chip-Scale WDM	2002 - 2005 年	4,000 万ドル	WDM を利用した次世代ダイナミック、リコンフィギュラブル網、およびそのコンポーネント研究。
Data in Optical Domain-Network	2002 - 2006 年	6,000 万ドル	エレクトロニクス、フォトリック、MEMS 技術を用い、100Tbps 以上のスケーラブルな光ルーターを目標。
Optical CDMA	2003 - 2007 年	4,500 万ドル	光 CDMA のハードウェア技術、およびネットワーク方式の提案。
Photonic A/D Technology	1998 - 2001 年	4,000 万ドル	光処理による信号デジタル化処理技術の確立。モード同期レーザーや高速変調器の開発が中心。

DARPA : Defense Advanced Research Projects Agency

※期間および研究費は公募時の計画案に基づく

参考資料¹⁴⁾を基に科学技術動向研究センターにて作成

わかるように、企業、大学、国立研究所がこれまでの研究内容を活かした開発内容となっており、産学官の連携のプロジェクトとして見てとれる。この中でも特に注目されているのが IBM 社と Agilent Technologies 社が共同研究している“Terabus”である。同研究だけに、4年間で3,000万ドルが出資されている。

取り扱う情報量の増加にしたがって、サーバー内部の総伝送帯域は4年で10倍のペースで増加し続け、2010年にはプロセッサ間で40Tbpsもの総伝送帯域が必要とIBM社は予想している。Terabusはまさにこの問題解決を開発ターゲットとし、2010年までに低消費電力、低コスト、小型化を最終目標としている。Terabusの構成は、基板実装が可能な光トランシーバモジュール（Optochip）を、導波路を包含したプリント基板（Optocard）に実装する形となる（図表11）。

当面の目標は、チャンネルあたりの伝送速度の目標を20Gbps超（開始当初の目標は15Gbps）とし、48チャンネルで1Tbps超の伝送帯域の実現となる。光導波路を62.5 μm と近接させて高密度実装を行い、1 cm^2 に収める予定である。将来的な目標は、チャンネルあたり40Gbpsを実現することになっている。

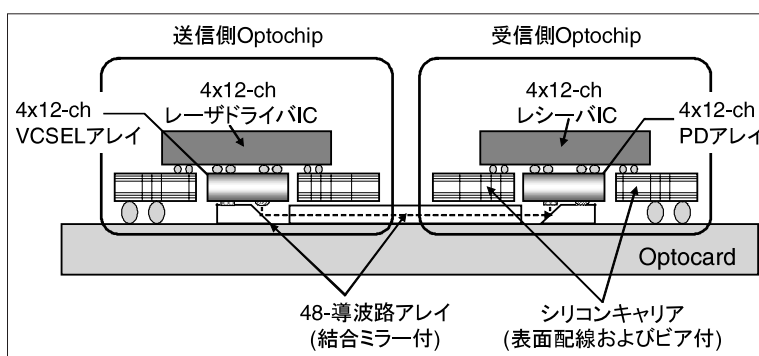
2005年9月、IBM社とAgilent Technologies社はスコットランドで行われた欧州最大の光通信関連学会であるECOC2005で招待講演を行い、チャンネルあたり送信20Gbps、受信14Gbpsで48チャンネルの平行伝送を達成したとの発表を行った¹⁷⁾。高速ドライバ、レシーバを0.13 μm -CMOSテクノロジーで実現し、1チャンネルの1Gbpsあたりの消費電力が10mW以下と省電力化が図られている。着実にロードマップに従った開発を実行しており、これから

図表 10 C2OI プロジェクトの構成メンバー

構成メンバー	開発内容
IBM, Agilent	システムデモ、40Gbps 送信デバイス技術
University of California Santa Barbara University of Texas at Austin	40Gbps 送信デバイス技術 40Gbps 増幅器不要の光受信機デバイス技術
Colorado State University	高速 VCSEL 技術
Mayo Foundation	評価機
US army Research Lab	集積化技術 低消費電力送受信デバイス設計 (University of Delaware)
The Air Force Research Lab	ポリマー材料評価、導波路作成
MIT Lincoln Lab	アーキテクチャー

参考資料¹⁵⁾を基に科学技術動向研究センターにて作成

図表 11 Terabus 構成図



参考資料¹⁶⁾を基に科学技術動向研究センターにて作成

本格的な開発を始動する日本はデバイス開発で米国に先行されている状況にある。

このような高速光インターコネクション技術開発は、米国政府の高性能コンピューティング（High-End Computing：HEC）計画にあるハードウェアロードマップにも合致しており¹⁸⁾、近い将来、HEC実現に向けた技術となる可能性が高い。前述のBlueGeneを手がけたIBM社がTerabusの研究開発を行っていることから、今後HEC計画に深く関与していくことが予想される。

(2)その他の動向

Intel社は将来的な電気配線方式の限界に備えて、同社のシリコンテクノロジーを発展させるべくシリコンフォトニクスの研究開発を行っている。同社のPatrick P. Gelsinger 副社長は、「現在、光技術は用途が限定されているが、将来的にはIntelのあらゆるチップ

の主流となるだろう」とコメントしており¹⁹⁾、積極的に光技術に対し研究開発を推進している。

特に注目されるのがチップ内の光インターコネクションの動向である。2005年2月、Intel社はSi製のラマンレーザ^⑥の連続発振に世界で初めて成功したと発表した。製造には標準的なCMOSシリコンが使用される。この技術はシリコン上の光集積の可能性を示すものであり、実現されれば同社のシリコン製造手法を用いて、安価な光デバイスの量産が可能になる。他にもシリコンチップ上に集積化できる光変調器²⁰⁾や受光器の開発も進めており、チップ内光インターコネクション技術を総合

■用語説明■

⑥ラマンレーザ

外部入射光に対し、内部構造に応じて波長が変化するラマン効果を利用したレーザ。

的に開発している。

4 - 3

技術課題

光インターコネクション技術は、まさにこれからの技術ということで配線に用いる材料から実装方法に至るまで、製造方法が確立されているとはいえず、技術的課題は多い。例えば、光インターコネクションは並列伝送が基本であるため、発光デバイスは並列アレイが実現容易な VCSEL が用いられることが多いが、並列化するほど単体の信頼性要求は厳しくなる。直近の課題は、送信側のキーデバイスでもある VCSEL の頓死^⑦であろう。頓死のメカニズムについて近年報告が多数なされて

おり^{21, 22)}、完全に解決されるのは時間の問題であるという見解もある。しかし頓死問題は、利用者側にとっては信頼性問題に直結するだけに、光インターコネクション技術の実用化を阻む要因と成り得る。産業界全体として VCSEL の頓死問題の早期解決が望まれる。

別の課題として、熱問題が挙げられる。高密度実装を追及すると単位面積あたりの発熱量が増加することが予想されるが、例えば、図表 8 で紹介した数 cm 角の CPU モジュールの発熱量は 200 ～ 300W にも達する見込みである。熱問題はデバイスの寿命も左右する問題であり、冷却技術の新規開発が期待される。

最終的には全光化したシステムが期待されている。全光化すると、

■用語説明■

⑦頓死

動作時に突然破壊され、故障モードに至る現象。

電気 - 光変換モジュール数を削減でき、消費電力を大幅に削減できる利点がある。しかしながら、光の状態をバッファするメモリ、スイッチそのもののデバイス実現が未だ困難であることから、電気では容易な経路スイッチングに課題を残している。

以上の状況も踏まえて、全ての高速電気配線がいきなり光化されるとは考え難い。技術的難易度から見ても、ノード間、CPU - メモリ間、チップ内の順で実用化が進むと考えられる。

5 今後の方向性

5 - 1

戦略的ロードマップの必要性

地球シミュレータの例を見てもわかるように、これまで我が国は、単発的にスーパーコンピュータの開発を行ってきた。単発のプロジェクトでは、要素技術開発にも継続性が望めない。2005 年 11 月に行われた総合科学技術会議による「最先端・高性能汎用スーパーコンピュータの開発利用」の評価においても、後続機ロードマップの欠如が米国の後塵を拝している理由の一つとして挙げられている²³⁾。ロードマップに基づいた長期的戦略は極めて重要である。また、これをスーパーコンピュータのロードマップだけに留めるのではなく、今後高速化が切迫してくると思われる超大容量ルーターのロードマップとも合致させ、配線技術全般に光技術が取り入れられ

ていく大きな流れを示す戦略的なロードマップとして展望すべきであろう。

長期的な戦略ロードマップは、単発プロジェクトでは取り組むことが難しいような、より挑戦的な要素技術開発への着手を可能にするだろう。例えば、チップ内の光インターコネクションといった将来的な技術が、国家プロジェクトのもとで先行開発されるようになる。もちろん、産業界において各企業レベルで光インターコネクション技術が開発されていく必然性はあるが、直近のビジネスと関係が薄ければ、利益追求が企業の理念である以上、おのずとその規模や開発スピードには限界がある。現在の日本の状況を冷静に判断すれば、国家的な取り組み無くして当該分野を優先特化しようとする日本の企業はほとんど無いだろうと思われる。

戦略的ロードマップのような継続的な計画があれば、我が国は光

インターコネクション技術のような戦略的要素技術を一過性のものではなく、次世代の「京速計算機システム」、次々世代機、さらに超大容量ルーターを含む超高速計算機実現のコア技術の一つとして明確に位置づけ、長期的に推進していくことが可能となる。

5 - 2

将来への布石

過去のスーパーコンピュータの性能が、既に民生品レベルになっていることからわかるように、民生品のコンピュータにおいても電気配線方式が問題になるのは、もはや時間の問題である。近い将来、光インターコネクション技術と CPU は切り離せない状況が来る。現状では、民生品のコンピュータの CPU は米国 Intel 社のほぼ独占市場となっているが、光インターコネクション技術がチップ間、チップ内へと浸透していけば、

従来のアーキテクチャが変わる時期が到来する。これは、市場勢力が変化する契機となるかもしれない。光インターコネクションの技術力向上は、次世代CPU、それを取り巻く周辺メモリ等の覇権争いの布石となりうる。チップ内あるいはチップ間のインターコネクションは、高い技術力が必要であり、長期的に優位性を保つことができる要素技術とも言える。光インターコネクションの技術開発は、まだ始まったばかりである。したがって現在は、戦略的ロードマップを作成し、光インターコネクション技術へ投資すべ

き好機であろう。

既述のように超高速ルーターの分野でも、バックプレーンにおいて電気配線方式の問題が浮上しており、同様に光インターコネクション技術が市場に普及すると考えられる。キャリア向けのルーターにおいては、世界市場の大半が米国製であり日本企業がほとんど参入できていない状況にある。この分野は、ソフトウェアとのバランスや過去からの機能継承といった、単に高速性能だけでは語れない参入障壁が存在するが、光インターコネクション技術の導入は、この分野でも日本の置かれ

ている現状を打破するきっかけになりうる。

一方、超高速ではないが、不要輻射や配線スペースの観点から携帯電話、自動車の中へ光インターコネクションの導入が検討されている。今後普及拡大が予想されるロボットの分野にも、脳に相当するプロセッサの演算結果を神経のように伝達する配線として、光インターコネクションが適用されることも考えられる。最先端の技術開発で培った技術をこのような分野に横展開できる可能性も十分に期待できる。

6 終わりに

本稿では超高速計算機について、とりわけ次世代スーパーコンピュータ開発の要素技術の中で、特に光インターコネクション技術に焦点を当て、技術動向を紹介し、日本のとるべき方向性について述べた。光インターコネクション技術は我が国が得意とする光技術分野の一つであり、光技術開発で世界の先端を走ってきた過去の経験や実績からも研究開発の素地は整っていると言える。将来のスーパーコンピュータ開発はもちろん、次世代CPUやルーター開発において日本の置かれている現状を打破する契機となるかもしれない。「京速計算機システム」のような次世代スーパーコンピュータ開発への取り組みを通じ、光技術への転換期において日本勢の巻き返しに期待したい。

謝 辞

本稿の執筆にあたって、日本電気(株)コンピュータ事業部 野口孝行室長、佐藤達夫シニアチーフエンジニア、同生産技術研究所 古宇田光主任研究員、(株)富士通研究所 ペタスケールコンピューティ

ング推進室 木村康則室長、(株)日立製作所 ネットワークシステム研究部 西村信治主任研究員、(独)産業技術総合研究所 光技術研究部門 森雅彦主任研究員、(独)海洋研究開発機構 地球シミュレータセンター 北脇重宗特任技術員、東京工業大学 精密工学研究所 宮本智之助教授、古河電気工業(株)横浜研究所 影山健生博士のご意見を参考にさせていただきました。文末にはなりますが、ここに深甚な感謝の意を表します。

参考文献

- 1) 米国エネルギー省のホームページ、大型研究開発計画：
http://www.sc.doe.gov/Sub/Facilities_for_future/20-Year-Outlook-screen.pdf
- 2) NITRD Blue Book FY2004：
<http://www.nitrd.gov/pubs/bluebooks/2004/04BB-final.pdf>
- 3) 野口孝行、“次世代スーパーコンピュータのための光配線技術”、計算科学技術シンポジウム、2005年9月
- 4) 仏原子力庁のプレスリリース：
<http://www.cea.fr/gb/>

actualites/article.asp?id=39

- 5) 理化学研究所 情報基盤センターのプレゼンテーション資料：
http://acc.riken.jp/HPC/HimenoPresen/050405_Himeno.pdf
- 6) 木村康則、“ペタフロップスコンピュータと光技術”、次世代光情報通信技術シンポジウム、2005年9月
- 7) 幡田伸一 他、“地球シミュレータのハードウェア” 情報処理 2004年2月号
- 8) 立野公男、“光通信技術と産業動向と今後の進め方への提言”、科学技術動向 2004年12月号
- 9) 文部科学省のプレスリリース：
http://www.mext.go.jp/b_menu/houdou/17/05/05052401.htm
- 10) 西村信治、“光技術の超大容量ルーターへの適用”、次世代光情報通信技術シンポジウム、2005年9月
- 11) 日本電気(株)のプレスリリース：
<http://www.nec.co.jp/press/ja/0502/2303.html>
- 12) 日本電気(株)のプレスリリース：
<http://www.nec.co.jp/press/ja/0512/0604.html>
- 13) 例えば、馬場俊彦 他、“Si 細線

- 導波路”、電子情報通信学会論文誌 C Vol.J88 - C No.6, 2005.
- 14) DARPA 光関連技術のプログラム : <http://www.darpa.mil/mto/radprograms.html>
- 15) DARPA C2OIプロジェクト資料: http://www.darpa.mil/mto/c2oi/kick-off/Athale_DARPA.pdf
- 16) 米国 IBM 社光インターコネクションに関する報告書 : <http://www.research.ibm.com/journal/rd/494/benner.pdf>
- 17) L. Schares et al., “Terabus -A Waveguide-Based Parallel Optical Interconnect for Tb/s-Class On-Board Data Transfers in Computer Systems,” ECOC 2005, Sept. 2005.
- 18) 野村稔, “米国政府の高性能コンピューティングへの取り組み”、科学技術動向 2005 年 2 月号
- 19) Intel 社のシリコンフォトニクスホームページ : <http://www.intel.com/technology/silicon/sp/>
- 20) 例えば, L. Liao et al., “High Speed Silicon Mach-Zehnder Modulator,” Optics Express, vol. 13, No. 8, 2005.
- 21) 米国 AOC 社 VCSEL 信頼性レポート : <http://www.adopco.com/publication/documents/PW2005.pdf>
- 22) C.Helms et al., “Reliability of Oxide VCSELs at Emcore,” Proceedings of the SPIE, vol. 5364, Bellingham, WA, 2004.
- 23) 例えば, 総合科学技術会議が実施する国家的に重要な研究開発の評価「最先端・高性能汎用スーパーコンピュータの開発利用」について 2005 年 11 月 28 日 : <http://www8.cao.go.jp/cstp/tyousakai/hyouka/haihu50/siry04.pdf>

執筆者



情報・通信ユニット

竹内 寛爾

科学技術動向研究センター

<http://www.nistep.go.jp/index-j.html>



企業にて光ディスク用高出力半導体レーザーの事業化、光伝送の研究開発に従事。
現在、情報通信分野における科学技術政策および価値観の多様化が企業の研究開発戦略に与える影響に興味を持つ。